Edición, Simulación y Síntesis con ispLEVER

Tras haber instalado ispLEVER Classic se ejecuta para comenzar a usarlo:



Página | 1

En esta ventana del navegador de ispLEVER Classic se comienza creando un nuevo Proyecto, esto es un procedimiento típico de este tipo de software:

							ispLE	/ER Project Navigator	 ×
File \	View	Source	Process	Options	Tools	Window	Help		
□ □	ž 🖬	1 1 1	s 🖻 💕	1/0 C/D			?	ę.	
Sourc	es in P	roject:			P	Processes for	curre	nt source:	
×									 -
▲	Au	tomak	e Log /				•		- -
Ready									

Laboratorios Electrónica L3

En la opción de menú File, se selecciona la opción Nuevo Proyecto:

									
File	View	Source	Process	Options	Tools Window Help				
D	<u>N</u> ew Pro	ject		Ctrl+N					
F	Open Pro	oject		Ctrl+0					
_	—. Open Exi	ample		Ctrl+F Processes for current source:					
	Ie View Source Processon New Project Open Project Open Example Close Project Save Save Save As			Curr 2					
	<u>C</u> lose Pro	oject							
	Save			Ctrl+S					
	Save As								

Se asigna un nombre al proyecto y un subdirectorio para contener los archivos del proyecto.

Solo para este ejemplo el proyecto se llamará (compuerta) y el subdirectorio será: (C:\tmp\ISPLever\) Página | 2

Proje	ct Wizard 🛛 🗙
Project Name: compuerta	
Location: C:\tmp\ISPLever\	
, Design Entry Type:	Synthesis Tools:
Schematic/ABEL Schematic/VHDL VHDL	Synplify
Schematic/Verilog HDL Verilog HDL EDIF	l Simulator Tools:
GDF	Active-HDL
	,
< Atrás Siguiente >	Finalizar Cancelar Ayuda

Se selecciona el tipo de diseño y las herramientas de Síntesis y de Simulación:

- VHDL
- Synplify
- Active-HDL

Y se continúa con: Siguiente>

En la siguiente ventana lo más importante es seleccionar el checkbox de **"Mostrar Dispositivos Obsoletos"**, esto permitirá visualizar la Familia de **Dispositivos GAL, de la cual se podrá seleccionar el Dispositivo** GAL22V10D (para este caso).

Por el tipo de encapsulado se debe seleccionar: 24PDIP

Condiciones de Operación: Comercial

Potencia: Baja (Low)

Y se verifica que el número de parte sea: GAL22V10D-10LP

Se continúa con: Siguiente>

Pr	oject Wizard - Selec	t Device	×
Select Device: Family: GAL Device GAL Device ispGDX2 Device ispGDX2 Device ispGDX2 FD Default D ispLSI 1K Device ispLSI 1K Device ispLSI 1K Device Speed grade: (ns) -10 Operating conditions: Commercial Part Name: GAL22V10D-10LP Use 1/0 Assistant Flow	Device: GAL22V10D GAL22V10Z GAL22V10Z GAL22V10D GAL22V10D GAL22V10D GAL24V10D GAL26CV12D ✓ Package type: 24PDIP ✓ Power: Low ✓ ✓	Device Informatii Status: Density: Logic cells: I/O cells: I/O pins: Dedicated input: Output enable: Icc:	on: Obsolete - 10 10 11 0 130 mA
< Atrás Siguie	ente > Finalizar	Cancelar	Ayuda

Como no se tiene ningún archivo que agregar, simplemente se selecciona: Siguiente>

Project Wizar	d - Add Source	×
Add Source	UVE	
File	Source Type]
Copy Source to Work Directory		
< Atrás Siguiente > Fi	nalizar Cancelar Ayuda	

En la siguiente ventana se presentará un resumen de las configuraciones seleccionadas para crear el nuevo Proyecto, en esta ventana solo se debe seleccionar el botón: **Finalizar**

	Project Wizard - Project Information	x
Th	e new project will be generated with the following specifications:	
P	roject: Project Title: compuerta Project Location: C: tmp \ISPLever\ Project Type: VHDL Device: GAL22V10D-10LP Synthesis: Synplify	
	< Atrás Siguiente > Finalizar Cancelar Ayuda	

Página | 4

En la ventana del Navegador de ispLEVER aparecerá el proyecto creado con los Documentos Fuente del Proyecto y los Procesos que pueden ser aplicados a los Documentos Fuente.

En el Frame inferior aparecerá una Bitácora de los procesos ejecutados con el software.



En la opción de Menú **Source** se selecciona la opción **New** para adicionar un nuevo archivo de código:

File	e View	Source	Process	Options	Tools	Windo	w ł	Help				
E) 🖻 🖥	<u>N</u> ev	/				10	ę	!?			
So	ources in	<u>i</u> mp One	οπ n				for	curr	ent s	ource:		
	compuer	<u>R</u> em	nove				Desi .inke	ign ed Ec	quati	ons		
8	GAL22V1	<u>L</u> ibr Sear	ary Name ch <u>P</u> ath				esig Pre-F	n Fit Ec Fit F	uati guat	ons		
		lmp <u>V</u> iev Sele	ort <u>C</u> onstr v Constrair ct New <u>D</u> e	aint/Prefer nt/Preferen vice	ence File Ice File	·	itter ligna te Fu	Rep al Cro use N Rep	ort oss R Map ort	leferend	:e	
							JEDEO	C File	e			

En este ejemplo el Nuevo Código Fuente corresponderá a un módulo en VHDL:

Se selecciona: VHDL Module y OK

New Source	
Project Type: Pure VHDL New: ABEL Test Vectors User Document Verilog Test Fixture VHDL Test Ench VHDL Test Bench Waveform Stimulus	OK Cancel
	Help

En la ventana de **Nuevo archivo Fuente VHDL**, el Archivo, La Entidad y la Arquitectura deberán tener un nombre, para este ejemplo:

- Nombre de Archivo: **compuertaY**
- Entidad: entY
- Arquitectura: arqY

Y se selecciona: **OK**

`	Text Editor	- 🗆 🗙
File View Templates Tools Options Help		
New VHDL Source		
File Name: compuertaY		
Entity: entY		
Architecture: argY		
Port Name Direction MSB LSB		
OK Cancel Browse		
Rec Off		

En el **Editor de Texto** aparecerá la estructura básica (y para este Laboratorio "Más que Suficiente") del Archivo de Descripción de Hardware del Proyecto:



En este punto solo resta agregar la Descripción del Sistema que se desea implementar y se guarda el Archivo Fuente.



Página | 7

Antes de simular, en el frame de **Procesos para el archivo Fuente Actual**, se debe ejecutar el proceso: **Generate Schematic Symbol**



Simulación

Primero se debe seleccionar el componente **GAL22V10D-10LP** con el botón <u>derecho</u> y se selecciona la opción: **New ...**

				i	spLEV	/ER Project	Navigato	r - [C:\tmp\l	SPLever\compue	rta.syn]			×
Fil	e View	Source	Process	Options	Tools	s Window	Help						
) 🚔 🕻	1 🕸 2	K 🖻 😼	1/0 C/D		r 🖹 🏙	? №						
S	ources in	Project:				Processes fo	or current s	ource:					
	compue	rta				🖸 Link D	esign						
	🛅 Docu	ments				📃 🗈 Lin	ked Equation	ons					
	GAL22V1	0D-10LP	Calant	New Deute		C Fit Des	ian						
	lent	(compi	Select	New Devic	.e		-it Equation	ons					
			<u>N</u> ew				Report	ions					
			<u>I</u> mport				al Cross R	eference					
		View Source Process Opti)		onstraint/	Drefere	ance file	use Map						
		l	VIEW C	onstrainty	FIEIEIG		Report						
						🔒 JEC	EC File						
						🔒 Verilog	y Post-Rout	e Simulation N	lodel				
						VHDL	Post-Route	Simulation Me	odel				
×	Section	n Cross	s Refere	nce Fil	le								
	Design	'entŸ	' create	d Sun A	Aug 2	5 18:37:	03 2013		<u> </u>				
	//	e 		New Na	ame 				Uriginal	Name			
	End		¥-										
		i iype	ма.										
		Input	t A										
				entVeq0									_
11 1	<u> </u>	huiomar	LUG X	enniequ	1								-
Ad	d the new	source to	o the projec	t							Pure VHDL S	ynplify 📋	1

Página | 8

Esto abre la ventana de **Nuevo archivo Fuente** en la que se selecciona la opción: **Waveform Stimulus** y después: **OK**



Cuando se abre la ventana del Editor de Formas de Onda **Waveform Editor** se abren dos ventanas adicionales:

- Nada Seleccionado (Nothing Selected)
- Nuevos archivo de Estímulos de Forma de Onda (New Waveform Stimulus)

Primero se asigna un nombre al nuevo archivo: **stimY** (para este ejemplo) y a continuación se selecciona: **OK**

			Waveform Edi	tor - <untitled></untitled>			- 🗆 ×
File Edit View	Object Tools Options Jump Help						
D 🛩 🖬 🚳	i de pope 🖊 🎽	3 🛛 🖻 💆 🙎 🦹					
Ops 0	20,000	40,000	60,000	80,000	100,000	120,000	
							^
	Nathing Coloriad	×					
	Nothing Selected						
	Duration:	-					
	Value:	-					
	S cale:						
	Repeat F	rever					
			N1	- farmer Oblassidare			
			New Wav	etorm Stimulus			
			WDL File Name	ОК			
			stimY	Cancel			
							~
Time = 0 ps	<						>

Ahora se debe indicar la entidad con los puertos que se desea simular seleccionando la opción: **Import Wave ...** de la opción de menú: **Edit**

2							Waveform Editor - STIMY -	
File	Edit	View	Object	Tools	Options	Jump	Help	
D		Undo			F9		1 🛍 🗉 🔳 💋 🖉	
		Redo			Shift+F9	000	40,000 60,000 80,0 10	
		Cut			Ctrl+X	H-		 -
		Сору			Ctrl+C			
		Paste			Ctrl+V	ling	Selected ×	
		Delete			Del	ing .	Selected	
		New W	ave			Durati	on:	
		Import	Wave			Val		
		Duplica	ite			Sc	ale:	
		Show				Bene	Forever	
		Hide			F5			
		Remov	e					
		Expand	Bus					
		Insert P	attern					
		Node P	arameter	s				
1			1					<u>``</u>
Time	= 0)S	•					-

Cuando se abre la ventana **Import** se seleccionan los puertos (señales) de la Entidad que serán incluidos en la ventana **Waveform Editor** y se selecciona el botón **Show**



Página | 10

En el Editor de Formas de Onda aparecen los puertos de la entidad seleccionados con una letra I/O que indican cuando son puertos de Entrada o de Salida.



La ventana Nothing Selected se puede mover para que no interfiera con las Formas de Onda que se desea simular.

Para editar las formas de onda de los puertos de entrada se puede simplemente hacer doble "click" justo al lado derecho del puerto y desplazar el cursor hasta la posición que se necesite para simular.

2		Waveform Editor - STIMY*		- 🗆 🗙
File Edit View	Object Tools Options Jump Hel	р		
D 🛎 🖬 🎒	<u>} BR #9#0 /</u>	Mei e 🖉 🖉 🔋		
81,600 ps ⁽	D 20,000	40,000	60,000	80,000
//////A/1 B I				î
			Selected Bit Pul	se = High ×
			Low High Don't care High-Z Scale Repeat	81,800 ps
< >	<			>
Time = 81,800 ps	s - Level = High			

Página | 11

Cuando el estado que se agrega es solamente **Estado Alto** (**High**) se puede seleccionar el periodo de tiempo que se desea en **Estado Bajo** (**Low**)

2		Waveform Editor - STIMY*		- 🗆 🗙
File Edit View	Object Tools Options Jump	Help		
D 🚅 🖬 🎒	¥∎∎ ₽₽₽₽	/ 🖄 🖾 🗖 🙋 🖉 🤶		
38,400 ps ⁽	20,000	40,000	60,000 	80,000
A.1				^
BI				
Y 0				
			Selected B	it Pulse = Low
			States:	
			High	ration: 19,200 ps
			Don't care High-Z	Value:
				Scale:
			, B	epeat: Forever
				×
< >	<			>
11me = 38,400 ps	- Levei = High			

Se hace lo mismo con el resto de los puertos de entrada y se actualiza el archivo "Salvando" las Formas de Onda ya sea seleccionando **Save** de la opción de Menú **File** o seleccionando el **botón de Diskette** de la barra de herramientas:

2	Waveform Editor - STIMY* 🗕 🗖 🗙
File Edit View	Object Tools Options Jump Help
D 🖻 🖬 🎒	
60,000 ps ⁰)
A I	<u>^</u>
B I	
Y 0	
	Selected Bit Pulse = Low
	States:
	Low Duration: 29,600 ps
	Don't care Value:
	Scale:
	Repeat: Forever
	v
< >	< >>
Time = 60,000 ps	: - Level = High

Página | 12

En el Navegador de ispLEVER Classic se selecciona el archivo de Formas de Onda con extensión **.wdl** para que aparezca el proceso de **Simulación Funcional (Functional Simulation**) que deberá ejecutarse para realizar la simulación:

🧮 ispLf	VER Project Navigator - [C:\tmp\ISPLever\compuerta.syn) – – <mark>– × –</mark>
File View Source Process Options Too	ols Window Help	
📗 🗅 🚅 🖬 🦃 👗 😭 😼 1/0 C/D 🔲	🕸 🕼 🕺 🛠	
Sources in Project:	Processes for current source:	
😑 compuerta	📉 Functional Simulation	
Documents		
GAL22V10D-10LP		
entY (compuertay.vhd)]		
stinywar		
EDIF2BLIF version IspLever 1.0	Linked Equations File	-
Copyright(C), 1992-2012, Latti	ce Semiconductor Corp.	
AIT MIGHUS MESCIVED.		_
Design enty created Sun Aug 25	20:25:35 2013	
	· · · · · · · · ·	
P-Terms Fan-in Fan-out Ty	rpe Name (attributes)	
Automake Log enty.eq0	₩	•
Ready		Pure VHDL Synplify

Cuando termina de ejecutarse el proceso de **Simulación Funcional** aparece una ventana de **Panel de Control de Simulador** (**Simulator Control Panel**) que indica que la simulación fue exitosa:

Simulator Control Panel - STIMY	 ×
File Signals Simulate View Tools Help	
🛛 🖬 🛨 🛐 🔮 🍪 🔂 Step Interval: 🛛 100.0ns 💦 Run to Time: 🛛 81.8 ns 👘 🌾 🎸	
Simulator. Version 1.4 Copyright (c) 1998-2007 by Lattice Semiconductor Corporation.	^
Initializing mapping data. Initializing mapping data successfully.	
ticksize 100 ps stensize 100000 ps	
mode unit	
Loading netlist successfully.	
	~
For Help, press F1 Time: 0.0 ns Mode: Unit Delay	//.

Nota: En caso de que se detenga el proceso a causa de algún error, éste deberá buscarse en el Frame inferior del Navegador de ispLEVER en la Bitácora de Construcción Automática (Automake Log) y sePágina | 13 deberá hacer doble "click" sobre la línea en rojo para que el Editor de Texto nos ubique en la línea de código donde se presenta el error que deberá ser corregido.

En esta ventana de **Panel de Control de Simulador** se selecciona el botón de **Signo de Admiración (Run)** para poder Analizar el resultado de la Simulación en la ventana de **Visualizador de Forma de Onda** (**Waveform View**):

a			Wavef	orm Viewer - STIN	νıλ				×
File Edit View Ol	bject Tools Op	tions Jump Help							
	🙍 🗖 🗬		8						
25.6 ns 0	10	20	30 ▼	40	50	60	70	80	
В									^
Α.									- 11
Y									
									- 1
									- 1
									, ×
Time = 81.7 ns									-

Si se desea cambiar los estímulos de entrada se debe modificar y salvar la Forma de Onda correspondiente en el **Editor de Forma de Onda** .

Cuando en el **Editor de Forma de Onda** se ha seleccionado un intervalo que comprende diversos estados diferentes, la ventana de **Nothing Selected** cambia por **Selected Interval in Pattern bit** en la que se podrá seleccionar el nuevo estado para el intervalo seleccionado.

2	Waveform Editor - STIMY – 🗆 🗙	
File Edit View Object Tools Options Jump H	Help	
<u> </u>		
0 ps 👷 50,0	000 100,000	
A I B I Y 0	Selected Interval in Pattern B ×	A
	High Z Value: High Z Scale: 1 Repeat 1 Forever	
File successfully saved		·
Time = 52,000 ps - Level = Low		

Página | 14

Se ejecuta de nuevo el proceso de Simulación Funcional en el Navegador de ispLEVER y se espera a que se actualice el estado en el Panel de Control de Simulador.

Se selecciona el botón Run de la barra de herramientas y se Analiza el nuevo resultado de la simulación en el **Visualizador de Forma de Onda**.

Síntesis

Una vez que se esté seguro de que la simulación es correcta, se debe generar el **Mapa de Fusibles** y el **Archivo JEDEC** para programar el Dispositivo.

Para esto se selecciona el Archivo Fuente GAL22V10D-LP en el Navegador de ispLEVER:



Y se selecciona el Proceso: Crear el Mapa de Fusibles (Create Fuse Map)



En la opción de menú **Window** del Navegador de ispLEVER se selecciona la opción **Report Viewer** y se abre el archivo con extensión: **.RPT**



Página | 16

En esta ventana se podrá ver las ecuaciones y la asignación de pines (Terminales/Puertos)

En la misma opción de menú **Window** se puede seleccionar la opción **Text Editor** y abrir el archivo JEDEC con extensión **.JED** para analizar el **Mapa de Fusibles**.

🔐 Text Editor - [compuerta.jed] – 🗖 🗙
🖺 File Edit View Templates Tools Options Window Help 🗕 🗗 🗙
▶ • • • • • • • • • • • • • • • • • • •
ispLEVER Classic 1 6.00.07.29.12 Lattice Semiconductor Corp. JEDEC file for: P22V10G V9.0 Created on: Sun Aug 25 21:54:13 2013
* OP24* OF5892* QVO* FO* XO*
NOTE DEVICE NAME: GAL22V10D-10LP* NOTE Table of pin names and numbers* NOTE PINS A:1 B:2 V:23*
10044 111111111111111111111111111111111
LOGE7 + 100000000000000000000000000000000000
Ln 1 Col 1 15 WR Rec Off No Wrap DOS INS Document: 1 of 1